

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

#^{RS}
2
8-6-03

In re PATENT APPLICATION of
Inventor(s): Morito Morishima

Appln. No.:	Not	Assigned
Series Code	↑	↑ Serial No.

Group Art Unit: Unknown

JC979 U.S. PTO
 10/086276
 03/01/02

Filed: March 1, 2002

Examiner: Unknown

Title: METHOD OF CONSECUTIVE WRITING ON
RECORDABLE DISC

Atty. Dkt. P 0277042	H7626US
M#	Client Ref

Date: March 1, 2002

SUBMISSION OF PRIORITY DOCUMENT IN ACCORDANCE WITH THE REQUIREMENTS OF RULE 55

Hon. Asst Commissioner of Patents
Washington, D.C. 20231

Sir:

Please accept the enclosed certified copy(ies) of the respective foreign application(s) listed below for which benefit under 35 U.S.C. 119/365 has been previously claimed in the subject application and if not is hereby claimed.

<u>Application No.</u>	<u>Country of Origin</u>	<u>Filed</u>
2001-057811	Japan	March 2, 2001

Respectfully submitted,

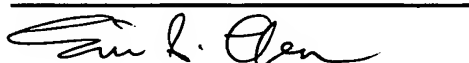
Pillsbury Winthrop LLP
Intellectual Property Group

725 South Figueroa Street, Suite
2800
Los Angeles, CA 90017-5406
Tel: (213) 488-7100

By Atty: Eric S. Chen

Reg. No. 43,542

Sig:



Fax: (213) 629-1033
Tel: (213) 488-7151

Atty/Sec: ESC/jes

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC979 U.S. PTO
10/086276
03/01/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年 3月 2日

出 願 番 号
Application Number:

特願2001-057811

出 願 人
Applicant(s):

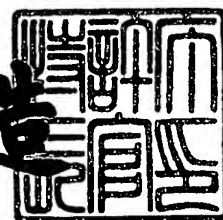
ヤマハ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年11月 2日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3096687

【書類名】 特許願

【整理番号】 C28708

【提出日】 平成13年 3月 2日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 20/10
G11B 7/00

【発明者】

 【住所又は居所】 静岡県浜松市中沢町 1 0 番 1 号 ヤマハ株式会社内

 【氏名】 森島 守人

【特許出願人】

 【識別番号】 000004075

 【氏名又は名称】 ヤマハ株式会社

【代理人】

 【識別番号】 100090228

 【弁理士】

 【氏名又は名称】 加藤 邦彦

 【電話番号】 03(3359)9553

【手数料の表示】

 【予納台帳番号】 062422

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 記録媒体記録方法および記録媒体記録装置

【特許請求の範囲】

【請求項 1】

プリレコード信号が記録トラックに沿って予め記録されている記録媒体の記録済み情報の記録終端部に続けて新たな情報を書き継ぐ方法であって、該記録済み情報の記録終端部の手前から該記録済み情報の読込を行い、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて書込信号を発生して、該記録済み情報の記録終端部に続けて該書込信号の書込を開始し、該書込開始後に前記プリレコード信号の同期信号の周期に対する前記書込信号のフレームの周期を相対的に微少量変化させて、該書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていく記録媒体記録方法。

【請求項 2】

前記記録済み情報の読込を該記録済み情報に基づき作成される読込クロックに同期して行い、前記書込信号の書込を前記プリレコード信号に基づき作成される書込クロックに同期して行い、前記プリレコード信号の同期信号の周期に対する前記書込クロックのクロック数を微少量変化させることにより、前記書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていく請求項 1 記載の記録媒体記録方法。

【請求項 3】

記録済み情報の読込信号と VCO の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該 VCO を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記 VCO の発振クロックを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該 VCO を制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第 1、第 2 の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記 VCO の発振周波数が等しくなるようにこれら両クロック生

成ループを構成した位相ロックループと、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達後に、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項 4】

記録済み情報の読込信号と VCO の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該 VCO を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記 VCO の発振クロックを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該 VCO を制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第 1、第 2 の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記 VCO の発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、

記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、

前記 VCO の発振クロックに同期して書込信号を発生させる書込信号発生回路と、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記位相ロックループ

ブの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項 5】

前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第 2 の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備してなる請求項 4 記載の記録媒体記録装置。

【請求項 6】

前記制御回路が、前記第 2 の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う請求項 3 から 5 のいずれかに記載の記録媒体記録装置。

【請求項 7】

前記第 1 の位相比較器および第 2 の位相比較器の出力側に、前記読込クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備してなる請求項 3 から 6 のいずれかに記載の記録媒体記録装置。

【請求項 8】

記録済み情報の読込信号と第 1 の VCO の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該第 1 の VCO を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

前記読込クロックまたはこれを分周したクロックと第 2 の VCO の発振クロックまたはこれを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該第 2 の VCO を制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込ク

ロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達後に、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項9】

記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

前記読込クロックまたはこれを分周したクロックと第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両ク

ロック生成ループを構成した書込クロック生成用位相ロックループと、

記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、

前記第 2 の V C O の発振クロックに同期して書込信号を発生させる書込信号発生回路と、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項 1 0】

前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第 3 の位相比較器に入力するクロックを作成する分周器の分周比を微少量変化させる分周比制御回路をさらに具備してなる請求項 9 記載の記録媒体記録装置。

【請求項 1 1】

前記制御回路が、前記第 3 の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う請求項 8 から 1 0 のいずれかに記載の記録媒体記録装置。

【請求項 1 2】

前記第 2 の位相比較器および第 3 の位相比較器の出力側に、前記読込クロック同期クロック生成ループおよび前記書込クロック生成ループのループゲインをほ

ぼ等しくするゲインに設定されたアンプをそれぞれ具備してなる請求項 8 から 11 のいずれかに記載の記録媒体記録装置。

【請求項 1 3】

記録済み情報の読込信号と第 1 の V C O の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該第 1 の V C O を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第 2 の V C O の発振クロックまたはこれを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該第 2 の V C O を制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達した後、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御して、前記書込クロックに同期して新たな情報の書込を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項 1 4】

記録済み情報の読込信号と第 1 の V C O の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該第 1 の V C O を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロッ

クとを切換器で択一的に選択した信号と、第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、

記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、

前記第2のVCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御する制御回路と

を具備してなる記録媒体記録装置。

【請求項 1 5】

前記書込クロック生成用位相ロックループの制御を前記プリレコード信号の同期信号に基づく制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第2のVCOの発振クロックを分周して前記第2の位相比較器に入力するクロックを作成する分周器の分周比を微少量変化させる分周比制御回路をさらに具備してなる請求項 1 4 記載の記録媒体記録装置。

【請求項 1 6】

前記制御回路が、前記切換器の選択を前記プリレコード信号の同期信号に切り換える際に、前記第2の位相比較器に入力される前記クロックの位相を前記プリ

レコード信号の同期信号の位相に強制的に合わせる制御を行う請求項 1 3 から 1 5 のいずれかに記載の記録媒体記録装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、光ディスク等のディスク状記録媒体その他各種記録媒体の記録方法および記録装置に関し、記録済み情報の記録終端部に続けて新たな情報を書き継ぐ際に、再生時に該書き継ぎ位置で同期の乱れが少なく書き継げるようにしたものである。

【 0 0 0 2 】

【従来の技術】

光ディスク等の連続記録系記録媒体について記録済み情報の記録終端部に続けて新たな情報を書き継ぐ場合、記録済み情報とビットクロックの周波数が合っていない状態あるいは該記録済み情報のフレームと位相が合っていない状態で新たな情報の書き継ぎが行われると、該書き継ぎ後これを再生したときに、書き継ぎ位置で同期が乱れ、読み取りエラーが発生する。したがって、新たな情報の書き継ぎを行うときは、記録済み情報のビットクロックと周波数が合った状態で、あるいは記録済み情報のフレームと位相が合った状態で、さらに好ましくはこれら周波数および位相がともに合った状態で該新たな情報の書き継ぎを行う必要がある。

【 0 0 0 3 】

CD-R/RWディスク（CD-RディスクまたはCD-RWディスクをいう。）に新たな情報の書き継ぎを行う従来方法を図 2 を参照して説明する。CD-R/RWディスクの記録済み情報の読込信号（EFM信号）はPLL回路 1 0 に入力され、位相比較器 1 2 で、VCO（電圧制御発振器）1 4 の発振クロックを分周器 1 6 で所定分周した信号と位相比較される。その位相比較出力は、アンプ 1 8 で所定のゲインが付与され、ループフィルタ 2 0 を介してVCO 1 4 の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO 1 4 からは読込信号のビットクロックに同期した読込クロック発生クが作成され

る。この読込クロックを動作クロックとして読込信号の再生が行われる。読込クロックの作成と並行して、プリグループのウォブルにプリレコード信号としてFM変調で予め記録されているATIP情報が復調される。復調されたATIP情報に含まれる同期信号（同期信号が欠落した時は、その前の同期信号から同期信号の1周期を計数して作成した補間信号）は、PLL回路22に入力され、位相比較器24で、VCO26の発振クロックを分周器28で所定分周した信号と位相比較される。その位相比較出力は、アンプ30で所定のゲインが付与され、ループフィルタ32を介してVCO26の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO26からはATIP情報の同期信号に同期した書込クロックが作成される。書き継ぎを行うときは、記録済み情報の記録終端部の手前位置から読込を開始し、読込クロックを用いて該読込信号の再生を行う。読込位置が記録済み情報の記録終端部に到達するタイミングで、書込クロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザー光を変調して書込を開始する。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはプリレコード信号に基づいて行われ、書き継ぎ位置に到達した後はプリレコード信号に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータがPLL制御される。

【0004】

CD-R/RWディスクに新たな情報の書き継ぎを行う別の従来方法を図3を参照して説明する。CD-R/RWディスク34の記録済み情報の読込信号（EFM信号）はPLL回路36に入力され、位相比較器38で、VCO40の発振クロックを分周器42で所定分周した信号と位相比較される。その位相比較出力は、アンプ44で所定のゲインが付与され、ループフィルタ46を介してVCO40の制御入力端に入力されて、その発振周波数および位相が制御される。これにより、VCO40からは読込信号のビットクロックに同期した読込クロックが発生される。この読込クロックを動作クロックとして読込信号の再生が行われる。クロック発振器48からは基準クロックが発振される。この基準クロックは分周器50で所定分周されて、ウォブル信号に相当する周波数の信号が作成される

。位相比較器 5 2 は、該分周された基準クロックと C D - R / R W ディスク 3 4 から検出されるウォブル信号とを位相比較する。その位相比較出力はループフィルタ 5 4 を介してスピンドルモータ 5 6 を駆動する。これにより、スピンドルモータ 5 6 は、C D - R / R W ディスク 3 4 から検出されるウォブル信号が所定の周波数となるように制御される。クロック発振器 4 8 から発振される基準クロックは、また、分周器 5 8 で所定分周されて、書込クロックが作成される。書き継ぎを行うときは、ウォブルに基づくスピンドル制御を行いながら、記録済み情報の記録終端部の手前位置から読込を開始し、読込クロックを用いて該読込信号の再生を行う。読込位置が記録済み情報の記録終端部に到達するタイミングで、書込クロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始する。このようにして書き継ぎが行われる。

【 0 0 0 5 】

【発明が解決しようとする課題】

前記図 2 の構成による書き継ぎ方法によれば、A T I P 情報に含まれる同期信号と記録済み情報の読込 E F M 信号のサブコードフレーム同期信号のタイミングとは必ずしも一致していないので（オレンジブック規格によれば、 $-2 \sim +2$ E F M フレームの誤差が許容されている。）、A T I P 情報に含まれる同期信号に同期して記録される新たな情報は、書き継ぎ位置の手前の記録済み情報とその誤差分のずれを生じて記録され、該書き継ぎが行われたディスクを再生すると、書き継ぎ位置で同期が乱れて、再生時に読み取りエラーが発生することがあった。

【 0 0 0 6 】

また、前記図 3 の構成による書き継ぎ方法によれば、基準クロックを用いてスピンドルモータ 5 6 を制御しても、その回転にはワウフラッタが生じ、その読込信号にもワウフラッタ成分が乗っている。このため、この読込信号から作成される読込クロックと基準クロックから作成される書込クロックとは、このワウフラッタ分周波数および位相がずれることになる。したがって、書き継ぎが行われたディスクを再生すると、書き継ぎ位置で同期が乱れて、再生時に読み取りエラーが発生することがあった。

【 0 0 0 7 】

また、このほかの従来 of 書き継ぎ方法として、特開 2 0 0 0 - 4 0 3 0 2 号公報に記載のものがあるが、書き継ぎを開始すると V C O の発振周波数が変動するため、書き継ぎ位置で同期が乱れて、再生時に読み取りエラーが発生するおそれがあった。

この発明は、上述の点に鑑みてなされたもので、記録済み情報の記録終端部に続けて新たな情報を書き継ぐ際に、再生時に該書き継ぎ位置で同期の乱れが少なく書き継げるようにした光ディスク等のディスク状記録媒体その他各種記録媒体の記録方法および記録装置を提供しようとするものである。

【 0 0 0 8 】

【課題を解決するための手段】

この発明の記録媒体記録方法は、プリレコード信号が記録トラックに沿って予め記録されている記録媒体の記録済み情報の記録終端部に続けて新たな情報を書き継ぐ方法であって、該記録済み情報の記録終端部の手前から該記録済み情報の読込を行い、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて書込信号を発生して、該記録済み情報の記録終端部に続けて該書込信号の書込を開始し、該書込開始後に前記プリレコード信号の同期信号の周期に対する前記書込信号のフレームの周期を相対的に微少量変化させて、該書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていくようにしたものである。これによれば、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて書込信号を発生して、該記録済み情報の記録終端部に続けて該書込信号の書込を開始するようにしたので、記録済み情報の記録終端部に続けて新たな情報を少ない位相誤差で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。また、書込開始後に前記プリレコード信号の同期信号の周期に対する前記書込信号のフレームの周期を相対的に微少量変化させて、該書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていくようにしたので、再生時に同期の乱れを生じさせることなく、書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせて書き込むことができる。この発明の記録媒体記録方法は、前記記録済み

情報の読込を該記録済み情報に基づき作成される読込クロックを用いて行い、前記書込信号の書込を前記プリレコード信号に基づき作成される書込クロックを用いて行い、前記プリレコード信号の同期信号の周期に対する前記書込クロックのクロック数を微少量変化させることにより、前記書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていくことができる。

【 0 0 0 9 】

この発明の記録媒体記録装置は、記録済み情報の読込信号とVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記VCOの発振クロックを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第1、第2の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記VCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達後に、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路とを具備してなるものである。これによれば、前記位相ロックループが、読込クロック生成ループと書込クロック生成ループとでVCOの発振周波数が等しくなるようにしたので、書き継ぎ時にこれらループを切り換えたときのVCOの発振周波数の変動が少なく、記録済み情報の記録終端部に続けて新たな情報をビットクロックの周波数変動が少ない状態で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。

【 0 0 1 0 】

この記録媒体記録装置は、より具体的には、記録済み情報の読込信号とVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記VCOの発振クロックを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第1、第2の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記VCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、前記VCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路とを具備して構成することができる。この場合、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第2の位相比較器に入力するクロックを作成する分周器の分周比を微少量変化させる分周比制御回路をさらに具備することができる。

【 0 0 1 1 】

前記制御回路は、前記第2の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御

を行うものとすることができ、これにより、ループを切り換えたときのVCOの発振周波数や位相の変動をより少なくすることができる。また、前記第1の位相比較器および第2の位相比較器の出力側に、前記読込クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備することにより、ループ切り換えに伴うループゲインの変動を抑制して、書き継ぎ位置の前後で記録済み情報と新たに書き込んだ情報のビットクロックの周波数や位相がずれるのを抑えることができる。

【0012】

この発明の別の記録媒体記録装置は、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、前記読込クロックまたはこれを分周したクロックと第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、

【0013】

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達後に、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ル

ープによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路とを具備してなるものである。これによれば、読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと書込クロック生成ループで第2のVCOの発振周波数が等しくなるようにしたので、書き継ぎ時にこれらループを切り換えたときの第2のVCOの発振周波数の変動が少なく、記録済み情報の記録終端部に続けて新たな情報をビットクロックの周波数変動が少ない状態で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。

【 0 0 1 4 】

この記録媒体記録装置は、より具体的には、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、前記読込クロックまたはこれを分周したクロックと第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、前記第2のVCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の

読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路とを具備して構成することができる。この場合、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第3の位相比較器に入力するクロックを作成する分周器の分周比を微少量変化させる分周比制御回路をさらに具備することができる。

【0015】

前記制御回路は、前記第3の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行うものとすることができ、これにより、ループを切り換えたときの第2のVCOの発振周波数や位相の変動をより少なくすることができる。また、前記第2の位相比較器および第3の位相比較器の出力側に、前記読込クロック同期クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備することにより、ループ切り換えに伴うループゲインの変動を抑制して、書き継ぎ位置の前後で記録済み情報と新たに書き込んだ情報のビットクロックの周波数や位相がずれるのを抑えることができる。

【0016】

この発明のさらに別の記録媒体記録装置は、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと

、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達した後、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御して、前記書込クロックに同期して新たな情報の書込を行う制御回路とを具備してなるものである。これによれば、読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にして切換器に入力するようにしたので、書き継ぎ時に切換器の選択を切り換えたときの第2のVCOの発振周波数の変動が少なく、記録済み情報の記録終端部に続けて新たな情報をビットクロックの周波數位相変動が少ない状態で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。

【0017】

この記録媒体記録装置は、より具体的には、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基

づき該第2のVCOを制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、前記第2のVCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御する制御回路とを具備して構成することができる。この場合、前記書込クロック生成用位相ロックループの制御を前記プリレコード信号の同期信号に基づく制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第2のVCOの発振クロックを分周して前記第2の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備することができる。

【0018】

前記制御回路は、前記切換器の選択を前記プリレコード信号の同期信号に切り換える際に、前記第2の位相比較器に入力される前記クロックの位相を前記プリレコード信号の同期信号の位相に強制的に合わせる制御を行うものとすることができ、これにより、ループを切り換えたときの第2のVCOの発振周波数や位相の変動をより少なくすることができる。

【0019】

【発明の実施の形態】

（実施の形態1）

この発明をCD-R/RWディスクの記録に適用した実施の形態1を説明する

。図 1 は、この発明が適用された C D - R / R W ドライブ（C D - R ディスクおよび C D - R W ディスクの書込および読込が可能なディスクドライブ装置）の主要部の構成を示す。これは、読込クロックの作成と書込クロックの作成を 1 つの P L L 回路 6 0 で行うようにしたものである。P L L 回路 6 0 は、位相比較器 6 2 を経由する制御ループ 6 6 と位相比較器 6 4 を経由する制御ループ 6 8 を具備する。切り換え信号 W G により、位相比較器 6 2 をオン、位相比較器 6 4 をオフすることにより制御ループ 6 6 がオン、制御ループ 6 8 がオフし、位相比較器 6 2 をオフ、位相比較器 6 4 をオンすることにより、制御ループ 6 6 がオフ、制御ループ 6 8 がオンする。

【 0 0 2 0 】

制御ループ 6 6 について説明すると、位相比較器 6 2 は、C D - R / R W ディスクから読み出される読込信号（E F M 信号）と、V C O（電圧制御発振器）7 0 の発振クロックをカウンタ等で構成される分周器 7 2 で所定分周した信号とを位相比較する。その位相比較出力（位相誤差出力）は、アンプ 7 4 で所定のゲイン A 1 が付与され、加算点 7 6 をおよびループフィルタ 7 8 を介して V C O 7 0 の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、V C O 7 0 からは読込 E F M 信号のビットクロックに同期した読込クロックが発振される。この読込クロックを動作クロックとして、通常の再生および書き継ぎ位置に到達する手前の読込 E F M 信号の再生が行われる。

【 0 0 2 1 】

制御ループ 6 8 について説明すると、プリグループのウォブルにプリレコード信号として F M 変調で予め記録されている A T I P 情報が図示しない復調回路で復調され、該復調された A T I P 情報に含まれる同期信号（同期信号が欠落した時は、その前の同期信号から同期信号の 1 周期を計数して作成した補間信号）S y n c 2 は、位相比較器 6 4 に入力される。位相比較器 6 4 は、該 A T I P 同期信号 S y n c 2 と、V C O 7 0 の発振クロックをカウンタ等で構成される分周器 8 0 で所定分周した信号とを位相比較する。その位相比較出力は、アンプ 8 2 で所定のゲイン A 2 が付与され、加算点 7 6 およびループフィルタ 7 8 を介して V C O 7 0 の制御入力端に入力されて、その発振周波数および位相を制御する。こ

れにより、VCO70からはATIP同期信号Sync2に同期した書込クロックが発振される。この書込クロックを動作クロックとして、書込信号の生成が行われる。

【0022】

書き継ぎを行うときは、VCO70をはじめに制御ループ66で制御し、記録済み情報の記録終端部の手前位置から読込を開始して、VCO70から発振されるクロックを用いて該読込信号の再生を行う。読込位置が記録済み情報の記録終端部に到達するタイミングでVCO70から発振されるクロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始し、次いでVCO70の制御ループを制御ループ68に切り換える。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはウォブル信号もしくはATIP同期信号Sync2に基づいて行われ、書き継ぎ位置に到達した後はウォブル信号またはATIP同期信号Sync2に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータがPLL制御される。

【0023】

分周器72の分周比は適宜の値Nに設定され、書き継ぎを行うときに、書き継ぎ位置に到達する前は制御ループ66によってVCO70の発振周波数は標準値が $N \cdot f_1$ (f_1 は読込EFM信号のビットクロック周波数標準値)に制御され、このとき分周器72の出力信号 ϕ_1 の周波数は f_1 となっている。また、分周器80の分周比MはVCO70の発振周波数が制御ループの切換によって変動しないように設定する。すなわち、ATIP同期信号Sync2の周波数標準値を f_2 とすると、分周器80の分周比Mは、 $M = N \cdot f_1 / f_2$ に設定する。これにより、書き継ぎ位置に到達する前に制御ループ66によってVCO70の発振周波数が標準値の $N \cdot f_1$ に制御されているとき、分周器80の出力信号 ϕ_2 の周波数は f_2 となっており、書き継ぎ位置に到達した後に制御ループ68に切り換えたときに、VCO70の発振周波数の変動は生じない。また、分周器80は、制御ループを制御ループ66から制御ループ68に切り換える前にATIP同期信号Sync2のタイミングでリセットされ、書き継ぎ位置に到達した後に制

御ループ 6 8 に切り換えたときに、位相比較器 6 4 の位相比較出力が増大するのが抑えられ、VCO 7 0 の発振クロックの周波数および位相の変動が抑えられる。

【 0 0 2 4 】

アンプ 7 4 , 8 2 のゲイン A_1 , A_2 は、位相比較器 6 2 , 6 4 の入力信号の周波数 f_1 , f_2 の違いによる制御ループ 6 6 , 6 8 のループゲインの違い（制御ループ 6 6 の方が制御ループ 6 8 よりも f_1 / f_2 高くなる。）を補償するように、 $A_1 : A_2 = f_2 : f_1$ に設定する。これにより、書き継ぎ時に制御ループを制御ループ 6 6 から制御ループ 6 8 に切り換えたときに、ループゲインの違いにより VCO 7 0 の制御電圧が変動してその発振クロックの周波数および位相が乱れるのが抑えられる。

【 0 0 2 5 】

同期信号検出回路 8 4 は、読込 EFM 信号からサブコードフレーム同期信号 S_{ync1} を検出する。サブコードフレーム同期信号 S_{ync1} は ATIP 同期信号 S_{ync2} に対し $-2 \sim +2$ EFM フレームの誤差が許容されている。分周器 8 6 は分周器 7 2 の出力信号を所定分周して同期信号 S_{ync1} の補間信号を作成するもので、同期信号 S_{ync1} の検出タイミングから該同期信号 S_{ync1} の 1 周期を計数して、補間信号 V_{sync1} を作成する。書込信号発生器 8 8 は VCO 7 0 の発振クロックに同期して書込信号を発生する。書込信号発生器 8 8 のサブコードフレーム同期は、書き継ぎ位置に到達する前に読込信号から検出されるサブコードフレーム同期信号 S_{ync1} によってリセットされ、書き継ぎ位置に到達した後は書込信号発生器 8 8 は VCO 7 0 の発振クロックを計数して自分自身でサブコードフレーム同期を作成する。書込信号発生器 8 8 からはそのサブコードフレーム同期を示す同期信号 S_{ync3} が出力される。位相比較器 9 0 は書き継ぎ位置に到達してループを切り換えた後に、ATIP 同期信号 S_{ync2} と書込信号発生器 8 8 のサブコードフレーム同期信号 S_{ync3} とを位相比較し、その位相差を徐々に（制御ループ 6 8 の応答時間よりも遅い周期で）縮めるように、分周器 8 0 の分周比 M を微少量変化させる。これにより、ATIP 同期信号 S_{ync2} に対する書込信号のサブコードフレーム同期信号 S_{ync3} の位

相ずれがループを切り換えた後に徐々に縮小される。制御回路 91 は書き継ぎ指令が与えられたときに、各部に対し、書き継ぎに必要な制御を実行する。

【0026】

PLL 回路 60 の具体例を図 4 に示す。位相比較器 62 は、排他的論理和回路 92 に読込 EFM 信号と比較入力 $\phi 1$ を入力し、その排他的論理和を出力する。位相比較器 64 も位相比較器 62 と同様に構成されている。なお、位相比較器 62, 64 は図 4 に図示した構成に代えて、フリップフロップ回路でそれぞれ構成することもできる。アンプ 74 は、定電流源 95, 96 を両端に配置してプッシュプル接続されたトランジスタ 98 (P チャンネル), 100 (N チャンネル) で構成され、各トランジスタ 98, 100 のゲートに位相比較器 62 の出力がそれぞれ入力されている。アンプ 82 もアンプ 74 と同様に構成されている。アンプ 74, 82 の定電流値 I_{pr} , I_{pw} は、読込 EFM 信号のビットクロック周波数標準値を f_1 、ATIP 同期信号 $S_{ync} 2$ の周波数標準値を f_2 として、 $I_{pr} : I_{pw} = f_2 : f_1$ に設定される。これにより、アンプ 74, 82 ゲイン A_1 , A_2 は、 $A_1 : A_2 = f_2 : f_1$ に設定され、制御ループ 66, 68 のループゲインの違いが補償される。アンプ 74, 82 の出力は加算点 76 で電流加算されてループフィルタ 78 に入力される。ループフィルタ 78 は加算点 76 の電流出力でコンデンサ C_2 を充電し、その充電電圧を $VCO 70$ の制御端子に印加して、 $VCO 70$ の発振周波数を制御する。ループフィルタ 78 内の抵抗 R とコンデンサ C_1 の直列回路は位相補償用回路である。図 5 は図 4 の回路の動作を示したものである。ここでは、便宜上 $f_1 : f_2 = A_2 : A_1 = 2 : 1$ とした場合について示している。

【0027】

図 1 の制御回路 91 の制御による書き継ぎ時の動作を図 6 のフローチャートおよび図 7 のタイムチャートを参照して説明する。なお、図 6 の工程 $S_1 \sim S_9$ に対応する動作を図 7 中に同じ符号で示す。書き継ぎを行うときは、切り換え信号 WG により位相比較器 62 をオン、位相比較器 64 をオフすることにより、制御ループ 66 をオン、制御ループ 68 をオフし、動作モードを読込モードに設定し、スピンドルモータを所定の線速度が得られる速度に制御して、書き継ぎ位置の

手前の記録済み情報の読込を行う（S1）。この読込により、PLL回路60は読込EFM信号に位相ロックし、VCO70から発生されるクロックを読込クロックとして、記録済み情報の再生が行われる（S2）。読込EFM信号から検出されるサブコードフレーム同期信号Sync1で書込信号発生器88から発生される書込信号のサブコードフレーム同期信号Sync3をリセットする（S3）。記録済み情報の記録終端部に達するタイミングで、動作モードを書込モードに切り換えて、VCO70の発振クロックに同期して書込信号発生器88から書込信号を発生し、新たな情報の書込を開始する（S4）。書込モードに切り換えた後、最初のATIP同期信号Sync2で分周器80をリセットし、位相比較器64の比較入力 $\phi 2$ の位相をATIP同期信号Sync2の位相に一致させる（S5）。分周器80をリセットした直後に、切り換え信号WGにより、位相比較器62をオフ、位相比較器64をオンすることにより、制御ループ66をオフ、制御ループ68をオンする（S6）。この制御ループの切り換えの際に、ATIP同期信号Sync2とその比較入力 $\phi 2$ は周波数および位相がほぼ揃っており、またループゲインがアンプA1、A2の切換により等しく保たれるので、制御ループの切り換えに伴うVCO70の発振クロックの乱れ（周波数および位相の変動）は少なく抑えられる。

【0028】

次いで、位相比較器90にて書込信号のサブコードフレーム同期信号Sync3とATIP同期信号Sync2との位相比較を行い（S7）、その位相誤差に応じて分周器80の分周比を微少量変更して、制御ループ68の応答時間よりも遅い周期で位相合わせを行う。すなわち、ATIP同期信号Sync2に対しサブコードフレーム同期信号Sync3が所定量以上進んでいる場合は、分周器80の分周比をMからM-1に変更して（S8）、比較入力 $\phi 2$ の周期を微少量短くすることにより、VCO70の発振周波数を微少量低下させて、サブコードフレーム同期信号Sync3の位相をATIP同期信号Sync2の位相に徐々に近づけていく。サブコードフレーム同期信号Sync3とATIP同期信号Sync2の位相誤差が所定量以内に収まったら、分周器80の分周比をMに戻す（S9）。一方、ATIP同期信号Sync2に対しサブコードフレーム同期信号

S y n c 3 が所定量以上遅れている場合は、分周器 8 0 の分周比を M から M + 1 に変更して (S 8)、比較入力 ϕ 2 の周期を微少量長くすることにより、V C O 7 0 の発振周波数を微少量上昇させて、サブコードフレーム同期信号 S y n c 3 の位相を A T I P 同期信号 S y n c 2 の位相に徐々に近づけていく。サブコードフレーム同期信号 S y n c 3 と A T I P 同期信号 S y n c 2 の位相誤差が所定量以内に収まったら、分周器 8 0 の分周比を M に戻す (S 9)。この位相合わせの結果、書込信号のサブコードフレーム同期信号 S y n c 3 は A T I P 同期信号 S y n c 2 と位相がほぼ一致する。以上で書き継ぎ開始当初の処理が完了し、そのまま新たな情報の書込が続けられる。

【 0 0 2 9 】

(実施の形態 2)

この発明を C D - R / R W ディスクの記録に適用した実施の形態 2 を説明する。図 8 は、この発明が適用された C D - R / R W ドライブの主要部の構成を示す。これは、読込クロック作成用 P L L 回路 1 0 2 と書込クロック作成用 P L L 回路 1 0 4 を別々に構成したものである。これによれば、読込クロック作成用、書込クロック作成用にそれぞれ特化した P L L 回路の設計をすることができるので、安定した動作の回路を実現できる。

【 0 0 3 0 】

P L L 回路 1 0 2 について説明すると、位相比較器 1 0 6 は、C D - R / R W ディスクから読み出される読込 E F M 信号と、V C O 1 0 8 の発振クロックをカウンタ等で構成される分周器 1 1 1 で所定分周した信号とを位相比較する。その位相比較出力は、アンプ 1 1 3 で所定のゲイン A 0 が付与され、ループフィルタ 1 1 5 を介して V C O 1 0 8 の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、V C O 1 0 8 からは読込 E F M 信号のビットクロックに同期した読込クロックが発振される。この読込クロックを動作クロックとして、通常の再生および書き継ぎ位置に到達する前の読込 E F M 信号の再生が行われる。

【 0 0 3 1 】

P L L 回路 1 0 4 は、位相比較器 1 1 7 を経由する制御ループ 1 2 1 と位相比

較器119を経由する制御ループ123を具備する。切り換え信号WGにより、位相比較器117をオン、位相比較器119をオフすることにより制御ループ121がオン、制御ループ123がオフし、位相比較器117をオフ、位相比較器119をオンすることにより制御ループ121がオフ、制御ループ123がオンする。

【0032】

制御ループ121について説明すると、位相比較器117は、読込クロックと、VCO125の発振クロックをカウンタ等で構成される分周器127で所定分周した信号とを位相比較する。その位相比較出力は、アンプ129で所定のゲインA1が付与され、加算点131およびループフィルタ133を介してVCO125の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO125からは読込クロックに同期したクロック（読込クロック同期クロック）が発振される。

【0033】

制御ループ123について説明すると、プリグループのウォブルにプリレコード信号としてFM変調で予め記録されているATIP情報が図示しない復調回路で復調され、該復調されたATIP情報に含まれる同期信号（同期信号が欠落した時は、その前の同期信号から同期信号の1周期を計数して作成した補間信号）Sync2は、位相比較器119に入力される。位相比較器119は、該ATIP同期信号Sync2と、VCO125の発振クロックをカウンタ等で構成される分周器135で所定分周した信号 ϕ 2とを位相比較する。その位相比較出力は、アンプ137で所定のゲインA2が付与され、加算点131およびループフィルタ133を介してVCO125の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO125からはATIP同期信号Sync2に同期した書込クロックが作成される。この書込クロックを動作クロックとして、書込信号の生成が行われる。

【0034】

書き継ぎを行うときは、記録済み情報の記録終端部の手前位置から読込を開始して、PLL回路102のVCO108から発振される読込クロックを用いて該

読込信号の再生を行う。このとき、PLL回路104は、VCO125をはじめに制御ループ121で制御し、読込位置が記録済み情報の記録終端部に到達するタイミングでVCO125から発振されるクロックに同期して書込信号発生器143から書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始し、次いでVCO125の制御を制御ループ123による制御に切り換える。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはウォブル信号もしくはATIP同期信号Sync2に基づいて行われ、書き継ぎ位置に到達した後はウォブル信号またはATIP同期信号Sync2に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータがPLL制御される。

【0035】

分周器111、127の分周比は適宜の値N、Pにそれぞれ設定され、書き継ぎ位置に到達する前は制御ループ121によってVCO125の発振周波数は標準値が $N \cdot P \cdot f_1$ (f_1 は読込EFM信号のビットクロック周波数標準値)に制御され、このとき分周器127の出力信号 ϕ_1 の周波数は $N \cdot f_1$ となっている。また、分周器135の分周比MはVCO125の発振周波数が制御ループの切換によって変動しないように設定する。すなわち、ATIP同期信号Sync2の周波数標準値を f_2 とすると、分周器135の分周比Mは、 $M = N \cdot P \cdot f_1 / f_2$ に設定する。これにより、書き継ぎ位置に到達する前に制御ループ121によってVCO125の発振周波数が標準値の $N \cdot f_1$ に制御されているとき、分周器135の出力信号 ϕ_2 の周波数は f_2 となっており、書き継ぎ位置に到達した後に制御ループ123に切り換えたときに、VCO125の発振周波数の変動は生じない。また、分周器135は、PLL回路104の制御ループを制御ループ121から制御ループ123に切り換える前にATIP同期信号Sync2のタイミングでリセットされ、書き継ぎ位置に到達した後に制御ループ123に切り換えたときに、位相比較器119の位相比較出力が増大するのが抑えられ、VCO125の発振クロックの周波数および位相の変動が抑えられる。

【0036】

アンプ129、137のゲインA1、A2は、位相比較器117、119の比

較入力 $\phi 1$, $\phi 2$ の周波数 $N \cdot f 1$, $f 2$ の違いによる制御ループ 1 2 1, 1 2 3 のループゲインの違い（制御ループ 1 2 1 の方が制御ループ 1 2 3 よりも $N \cdot f 1 / f 2$ 高くなる。）を補償するように、 $A 1 : A 2 = f 2 : N \cdot f 1$ に設定する。これにより、書き継ぎ時に制御ループを制御ループ 1 2 1 から制御ループ 1 2 3 に切り換えたときに、ループゲインの違いにより V C O 1 2 5 の制御電圧が変動してその発振クロックの周波数および位相が乱れるのが抑えられる。

【 0 0 3 7 】

同期信号検出回路 1 3 9 は、読込 E F M 信号からサブコードフレーム同期信号 S y n c 1 を検出する。分周器 1 4 1 は分周器 1 1 1 の出力信号を所定分周して同期信号 S y n c 1 の補間信号を作成するもので、同期信号 S y n c 1 の検出タイミングから該同期信号 S y n c 1 の 1 周期を計数して、補間信号 V s y n c 1 を作成する。書込信号発生器 1 4 3 は V C O 1 2 5 の発振クロックに同期して書込信号を発生する。書込信号発生器 1 4 3 のサブコードフレーム同期は、書き継ぎ位置に到達する前に読込 E F M 信号から検出されるサブコードフレーム同期信号 S y n c 1 によってリセットされ、書き継ぎ位置に到達した後は書込信号発生器 1 4 3 は V C O 1 2 5 の発振クロックを計数して自分自身でサブコードフレーム同期を作成する。書込信号発生器 1 4 3 からはそのサブコードフレーム同期を示す同期信号 S y n c 3 が出力される。位相比較器 1 4 5 は書き継ぎ位置に到達してループを切り換えた後に、A T I P 同期信号 S y n c 2 と書込信号発生器 1 4 3 のサブコードフレーム同期信号 S y n c 3 とを位相比較し、その位相差を徐々に（制御ループ 1 2 3 の応答時間よりも遅い周期で）縮めるように、分周器 1 3 5 の分周比 M を微少量変化させる。これにより、A T I P 同期信号 S y n c 2 に対する書込信号のサブコードフレーム同期信号 S y n c 3 の位相ずれがループを切り換えた後に徐々に縮小される。なお、P L L 回路 1 0 4 は例えば前記図 4 と同様に構成することができる。

【 0 0 3 8 】

制御回路 1 4 6 は書き継ぎ指令が与えられたときに、各部に対し、書き継ぎに必要な制御を実行する。制御回路 1 4 6 の制御による書き継ぎ時の動作は前記図 6 のフローチャートおよび図 7 のタイムチャートで示したのと同様にして行うこ

とができる（ただし、図7において、（g）の「PLL回路60」を「PLL回路104」、「制御ループ66」を「制御ループ121」、「制御ループ68」を「制御ループ123」、（h）の「分周器80」を「分周器135」とそれぞれ読み替える。）。

【0039】

（実施の形態3）

この発明をCD-R/RWディスクの記録に適用した実施の形態3を説明する。図9は、この発明が適用されたCD-R/RWドライブの主要部の構成を示す。これは、読込クロック作成用PLL回路147と書込クロック作成用PLL回路149を別々に構成するとともに、書込クロック作成用PLL回路149は制御ループを1つとして、その位相比較器151の入力を切り換えるようにしたものである。

【0040】

PLL回路147について説明すると、位相比較器153は、CD-R/RWディスクから読み出される読込EFM信号と、VCO161の発振クロックをカウンタ等で構成される分周器155で所定分周した信号とを位相比較する。その位相比較出力は、アンプ157で所定のゲインA0が付与され、ループフィルタ159を介してVCO161の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO161からは読込信号のビットクロックに同期した読込クロックが発振される。この読込クロックを動作クロックとして、通常の再生および書き継ぎ位置に到達する前の読込信号の再生が行われる。

【0041】

PLL回路149について説明すると、分周器163は読込クロックを所定分周する。切換器165は、切換信号WGにより分周器163の出力信号とATIP同期信号Sync2を切り換えて位相比較器151に入力する。すなわち、書き継ぎ位置に到達する前は分周器163の出力信号を選択し、書き継ぎ位置に到達後はATIP同期信号Sync2（該同期信号が欠落した時は、その前の同期信号から同期信号の1周期を計数して作成した補間信号）を選択して位相比較器151に入力する。位相比較器151は、切換器165で選択された信号と、V

CO167の発振クロックをカウンタ等で構成される分周器169で所定分周した信号とを位相比較する。その位相比較出力は、アンプ171で所定のゲインA1が付与され、ループフィルタ173を介してVCO167の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO167からは切換器165で選択された信号に同期した書込クロックが発振される。この書込クロックを動作クロックとして、書込信号の生成が行われる。

【0042】

書き継ぎを行うときは、記録済み情報の記録終端部の手前位置から読込を開始して、PLL回路147のVCO161から発振される読込クロックを用いて該読込信号の再生を行う。このとき、PLL回路149は、位相比較器151の入力として、切換器165ではじめに分周器163の出力信号を選択し、読込位置が記録済み情報の記録終端部に到達するタイミングでVCO167から発振されるクロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始し、次いで切換器165で位相比較器151の入力をATIP同期信号Sync2に切り換える。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはウォブル信号もしくはATIP同期信号Sync2に基づいて行われ、書き継ぎ位置に到達した後はウォブル信号またはATIP同期信号Sync2に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータがPLL制御される。

【0043】

分周器155、169の分周比は適宜の値N、Mにそれぞれ設定される。読込EFM信号のビットクロック周波数が標準値f1のとき、VCO161の発振周波数は $N \cdot f1$ に制御され、分周器163には該VCO161の発振クロックが入力される。分周器163の分周比Pは、その分周出力がATIP同期信号Sync2の周波数標準値f2に等しくなるように $N \cdot f1 / f2$ に設定される。これにより、切換器165が書き継ぎ位置で、その出力を分周器163の出力からATIP同期信号Sync2に切り換えたときに、VCO167の発振周波数の変動は生じない。また、分周器169は、切換器165の出力を分周器163の

出力からA T I P同期信号S y n c 2に切り換えるのと同時にA T I P同期信号S y n c 2のタイミングでリセットされ、書き継ぎ位置に到達した後に切換器1 6 5の出力をA T I P同期信号S y n c 2に切り換えたときに、位相比較器1 5 1の位相比較出力が増大するのが抑えられ、V C O 1 6 7の発振クロックの周波数および位相の変動が抑えられる。

【 0 0 4 4 】

同期信号検出回路1 7 5は、読込E F M信号からサブコードフレーム同期信号S y n c 1を検出する。分周器1 7 7は分周器1 5 5の出力信号を所定分周して同期信号S y n c 1の補間信号を作成するもので、同期信号S y n c 1の検出タイミングから該同期信号S y n c 1の1周期を計数して、補間信号V s y n c 1を作成する。書込信号発生器1 7 9はV C O 1 6 7の発振クロックに同期して書込信号を発生する。書込信号発生器1 7 9のサブコードフレーム同期は、書き継ぎ位置に到達する前に読込E F M信号から検出されるサブコードフレーム同期信号S y n c 1によってリセットされ、書き継ぎ位置に到達した後は書込信号発生器1 7 9はV C O 1 6 7の発振クロックを計数して自分自身でサブコードフレーム同期を作成する。書込信号発生器1 7 9からはそのサブコードフレーム同期を示す同期信号S y n c 3が出力される。位相比較器1 8 1は書き継ぎ位置に到達してループを切り換えた後に、A T I P同期信号S y n c 2と書込信号発生器1 7 9のサブコードフレーム同期信号S y n c 3とを位相比較し、その位相差を徐々に（P L L回路1 4 9の応答時間よりも遅い周期で）縮めるように、分周器1 6 9の分周比Mを微少量変化させる。これにより、A T I P同期信号S y n c 2に対する書込信号のサブコードフレーム同期信号S y n c 3の位相ずれがループを切り換えた後に徐々に縮小される。

【 0 0 4 5 】

制御回路1 8 3は書き継ぎ指令が与えられたときに、各部に対し、書き継ぎに必要な制御を実行する。制御回路1 8 3の制御による書き継ぎ時の動作は前記図6のフローチャートおよび図7のタイムチャートで示したのと同様にして行うことができる（ただし、図7において、（g）の「P L L回路6 0の使用ループ」を「切換器1 6 5の選択」、「制御ループ6 6」を「分周器1 6 3の出力」、「

制御ループ 6 8」を「A T I P 同期信号 S y n c 2」、(h)の「分周器 8 0」を「分周器 1 6 9」とそれぞれ読み替える。}。

【 0 0 4 6 】

なお、前記実施の形態では、この発明を C D - R / R W ディスクの記録に適用した場合について説明したが、D V D - R、D V D - R A M、D V D - R W、D V D + R W 等の各種 D V D ディスク、光磁気ディスク、磁気ディスク、磁気テープその他プリレコード信号が記録トラックに沿って予め記録されている各種記録媒体の記録に適用することができる。D V D - R ディスクの場合は、記録トラックに沿って予め形成されたプリピットがプリレコード信号に相当する。

【図面の簡単な説明】

【図 1】 この発明の記録媒体記録装置の実施の形態 1 の主要部の構成を示すブロック図である。

【図 2】 従来の記録媒体記録装置の構成を示すブロック図である。

【図 3】 従来の他の記録媒体記録装置の構成を示すブロック図である。

【図 4】 図 1 の P L L 回路 6 0 の具体例を示す回路図である。

【図 5】 図 4 の回路の動作波形図である。

【図 6】 図 1 の C D - R / R W ドライブにおける書き継ぎ時の制御を示すフローチャートである。

【図 7】 図 6 の制御による図 1 の C D - R / R W ドライブの書き継ぎ時の動作を示すタイムチャートである。

【図 8】 この発明の記録媒体記録装置の実施の形態 2 の主要部の構成を示すブロック図である。

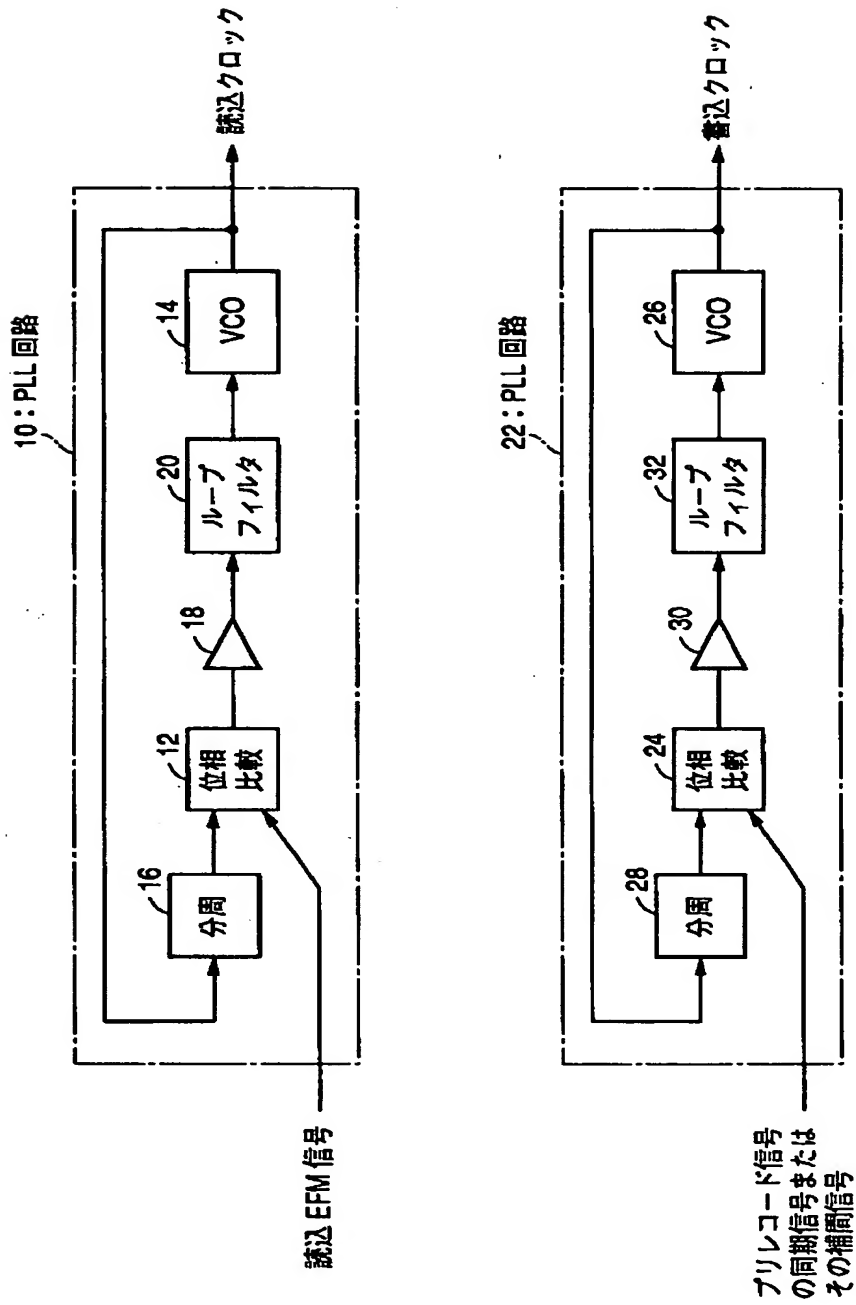
【図 9】 この発明の記録媒体記録装置の実施の形態 3 の主要部の構成を示すブロック図である。

【符号の説明】

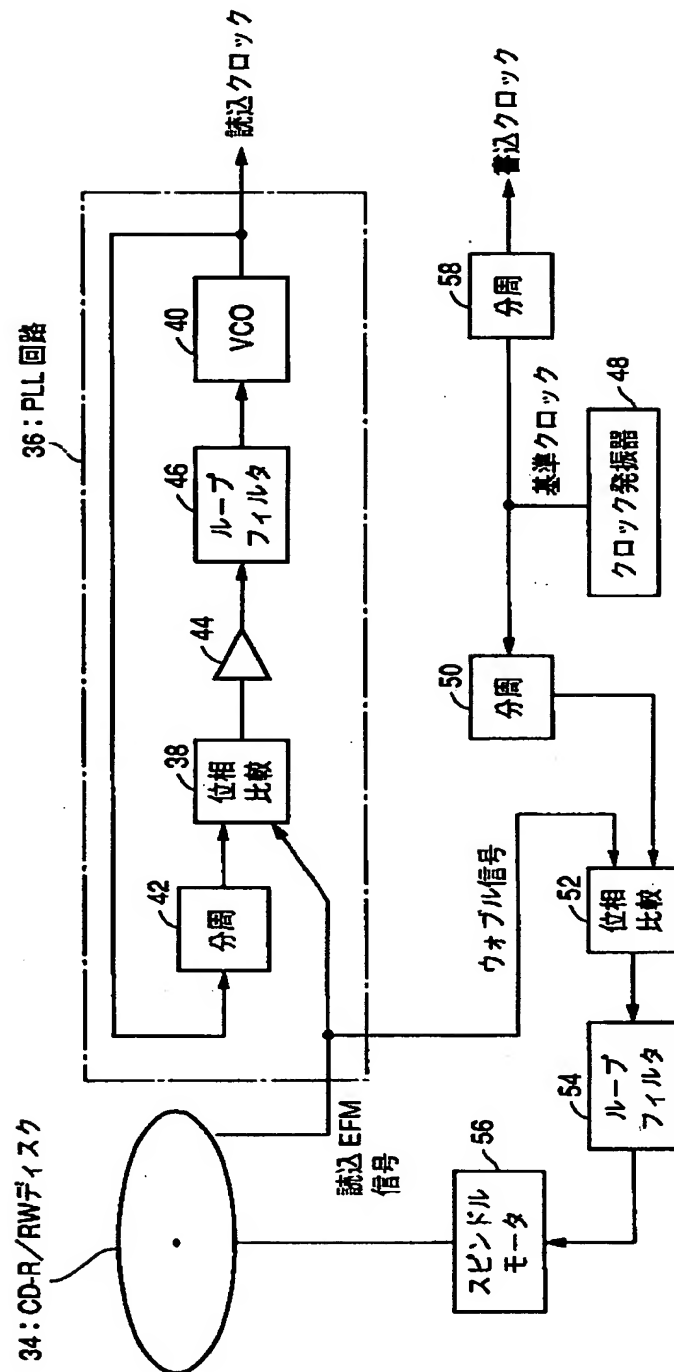
6 0 … P L L 回路（位相ロックループ）、6 2 … 第 1 の位相比較器、6 4 … 第 2 の位相比較器、6 6 … 制御ループ（読込クロック生成ループ）、6 8 … 制御ループ（書込クロック生成ループ）、7 0 … V C O、8 0 … 分周器、8 4 … 同期信号検出回路（読込信号フレーム位相検出回路）、8 8 … 書込信号発生回路、9 0 …

位相比較器（分周比制御回路）、91…制御回路、102…PLL回路（読込クロック生成用位相ロックループ）、104…PLL回路（書込クロック生成用位相ロックループ）、106…第1の位相比較器、108…第1のVCO、117…第2の位相比較器、119…第3の位相比較器、121…制御ループ（読込クロック同期クロック生成ループ）、123…制御ループ（書込クロック生成ループ）、125…第2のVCO、129, 137…アンプ、135…分周器、139…同期信号検出回路（読込信号フレーム位相検出回路）、143…書込信号発生回路、145…位相比較器（分周比制御回路）、146…制御回路、147…PLL回路（読込クロック生成用位相ロックループ）、149…PLL回路（書込クロック生成用位相ロックループ）、151…第2の位相比較器、153…第1の位相比較器、161…第1のVCO、165…切換器、167…第2のVCO、169…分周器、175…同期信号検出回路（読込信号フレーム位相検出回路）、179…書込信号発生回路、181…位相比較器（分周比制御回路）、183…制御回路。

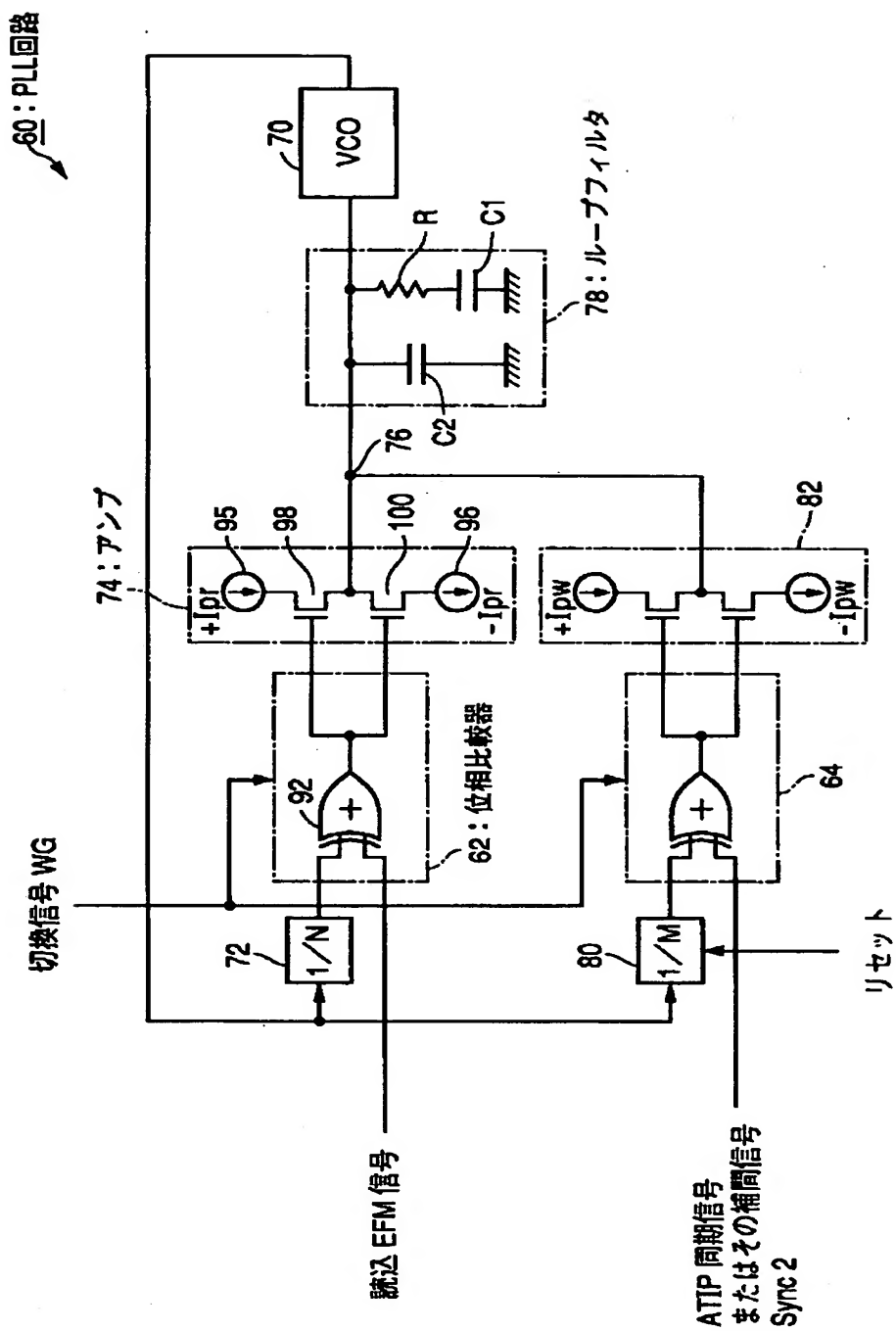
【図 2】



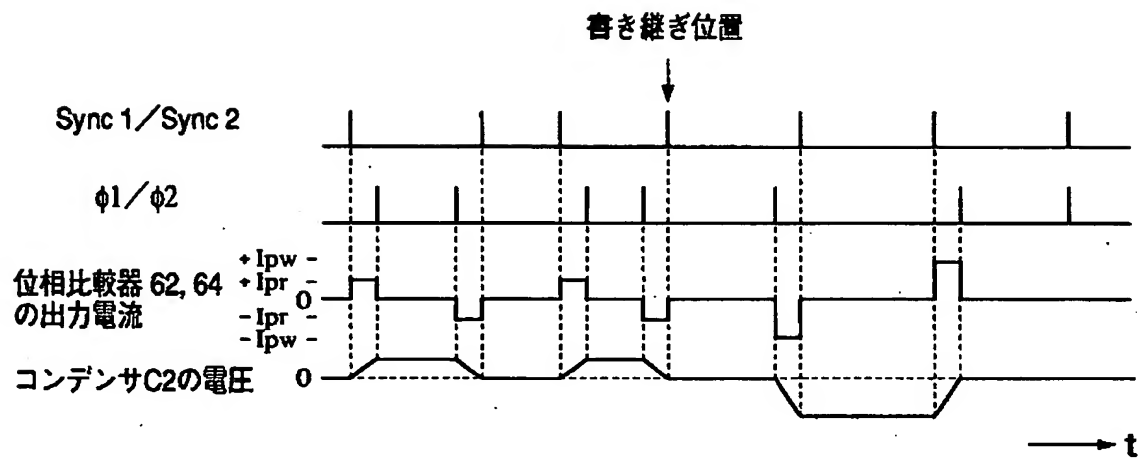
【図 3】



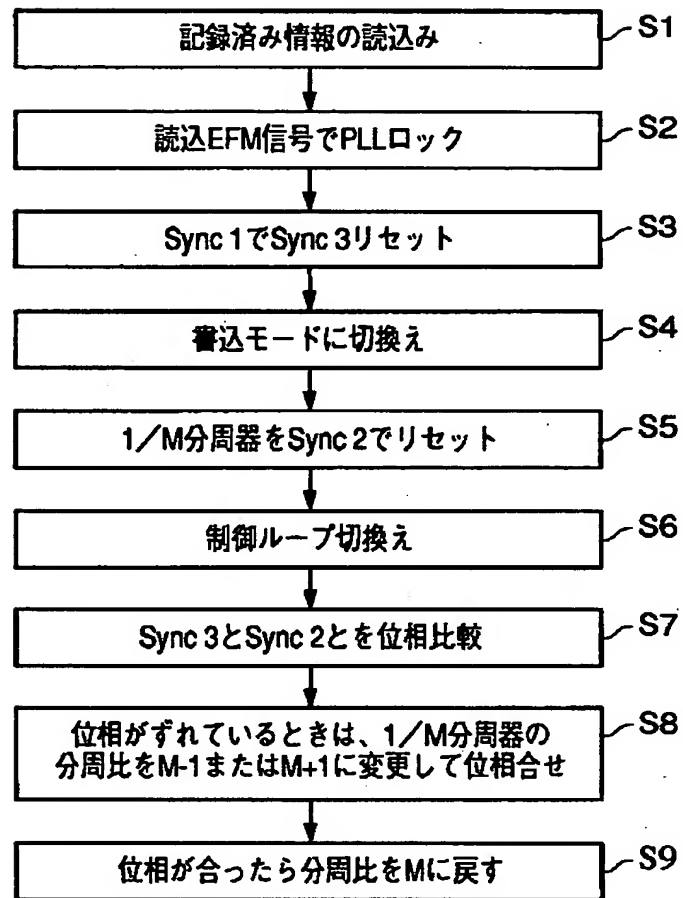
【図 4】



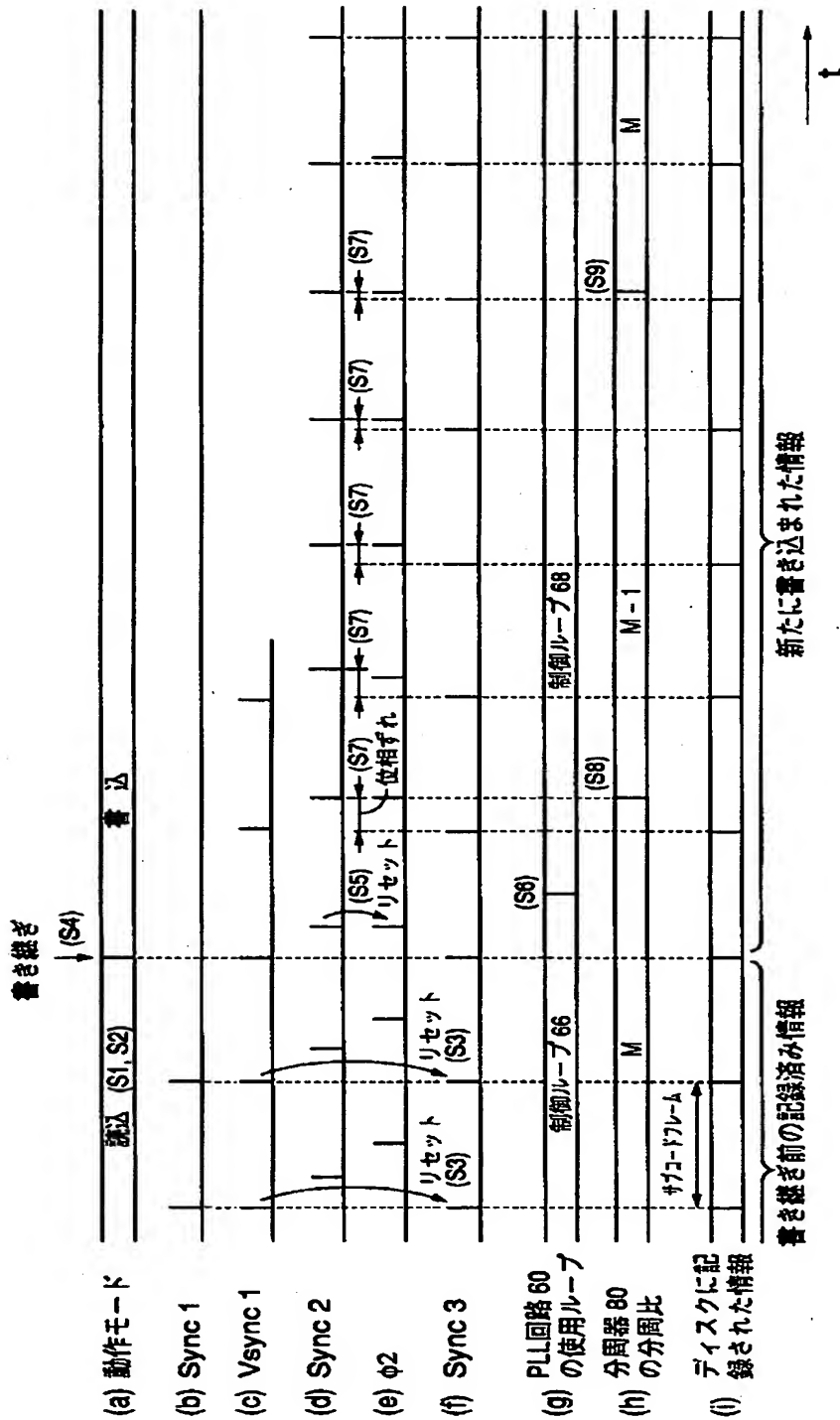
【図 5】



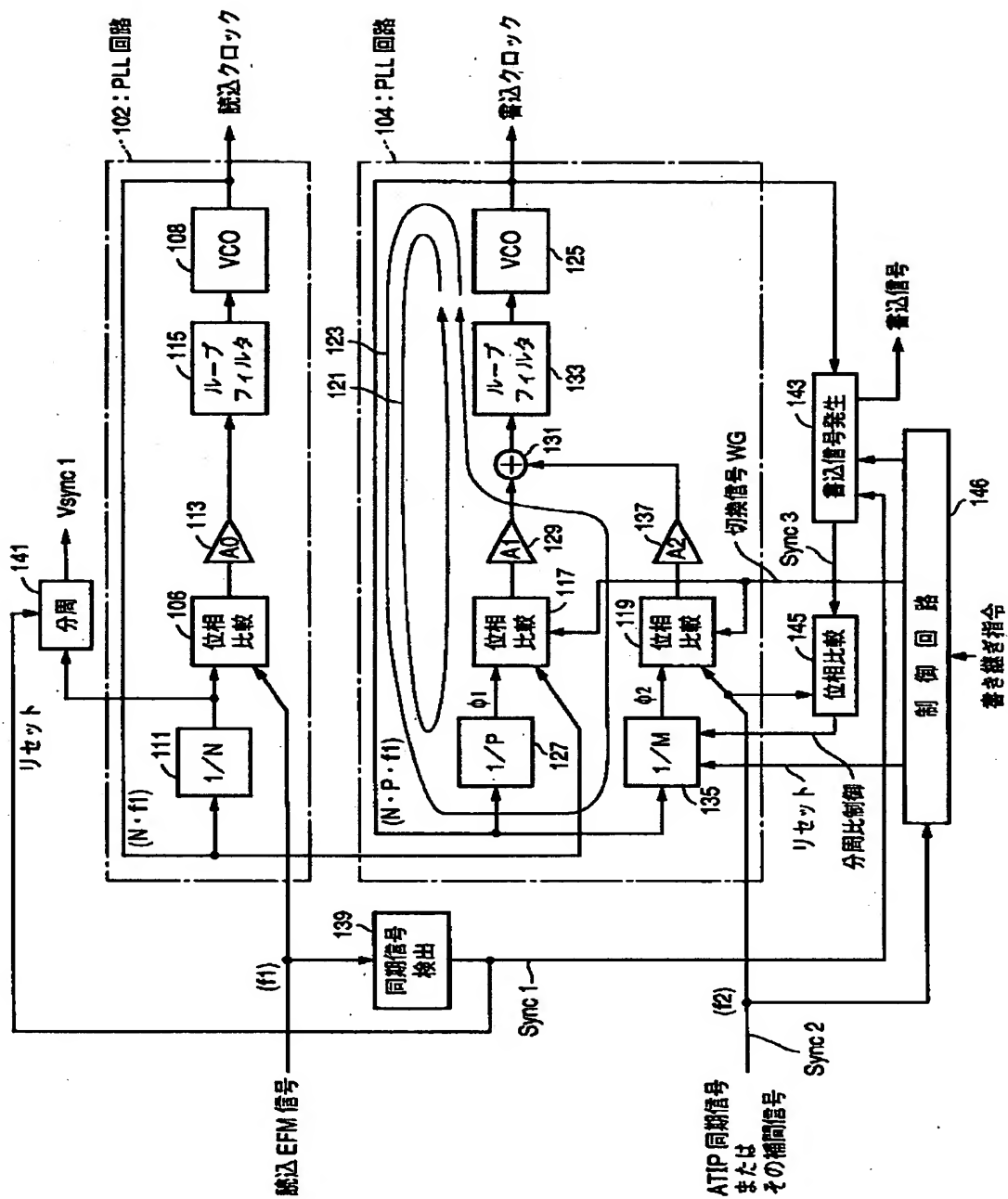
【図 6】



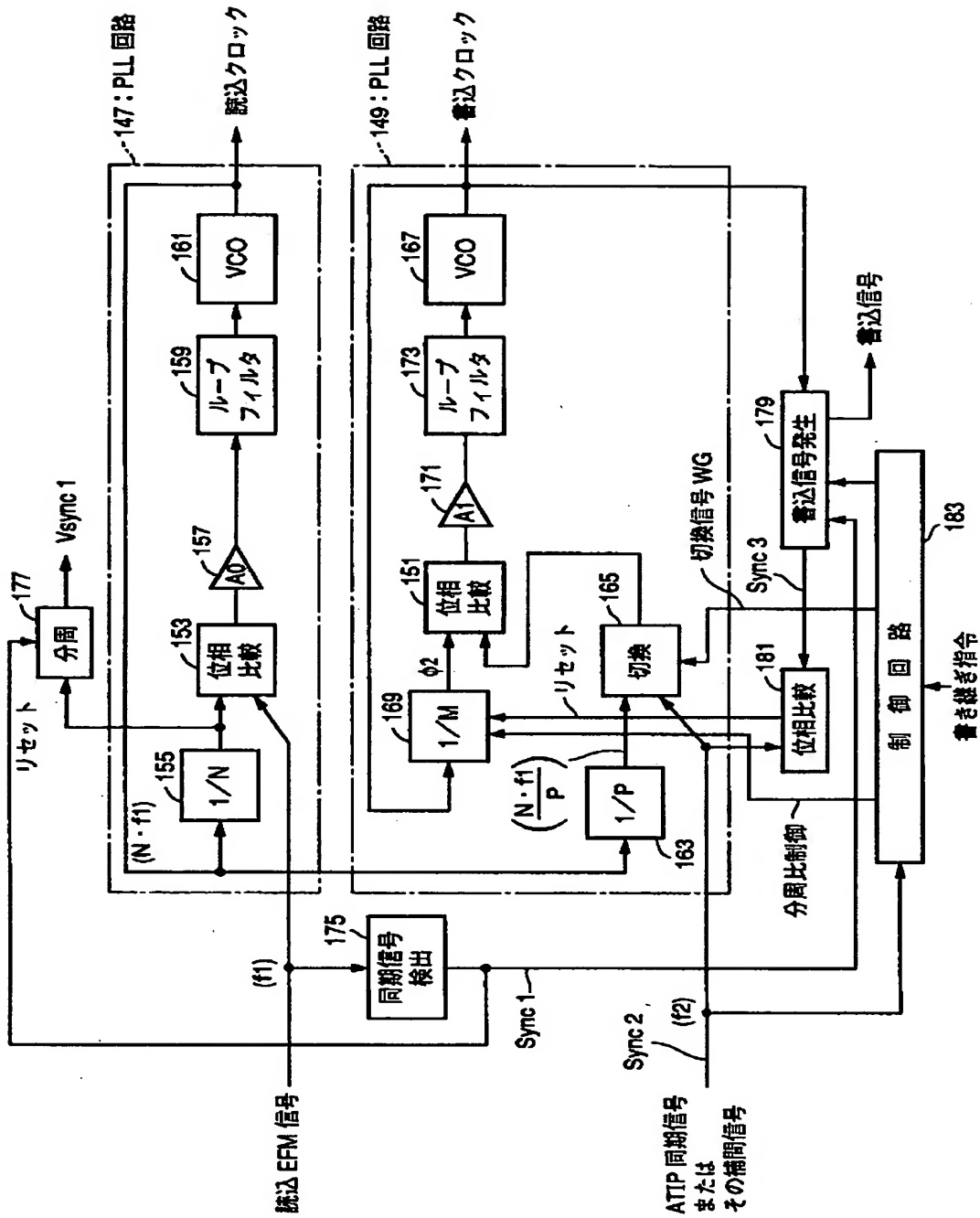
【図 7】



【図 8】



【図9】



【書類名】 要約書

【要約】

【課題】 記録済み情報の記録終端部に続けて新たな情報を書き継ぐ際に、再生時に該書き継ぎ位置で同期の乱れが少なく書き継げるようにする。

【解決手段】 PLL回路60は、読込EFM信号に位相ロックして読込クロックを生成する制御ループ66と、ATIP同期信号に位相ロックして書込クロックを生成する制御ループ68を備える。両制御ループ66、68でVCO70の発振周波数が等しくなるように設定する。記録済み情報の記録終端部からの書き継ぎが指令されたときに、PLL回路60を制御ループ66で制御して、読込クロックに同期して記録済み情報の記録終端部の手前から記録済み情報の読込を行う。記録済み情報の記録終端部に到達したら、PLL回路60の制御を制御ループ68による制御に切り換えて、書込クロックに同期して新たな情報の書込を行う。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000004075]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 静岡県浜松市中沢町10番1号
氏 名 ヤマハ株式会社